

課題番号 : 2017A-E19
利用課題名 (日本語) : 高性能 MOS 型パワーデバイス実現に向けたヘテロ界面評価とその制御技術の開発
Program Title (English) : Characterization and Control of Heterointerfaces for Wide Bandgap Semiconductor Power MOS Devices
利用者名(日本語) : 渡部平司¹⁾, 細井卓治¹⁾, 山田高寛¹⁾, 野崎幹人¹⁾
Username (English) : H. Watanabe¹⁾, T. Hosoi¹⁾, T. Yamada¹⁾, M. Nozaki¹⁾
所属名(日本語) : 1) 大阪大学大学院工学研究科
Affiliation (English) : 1) Graduate School of Eng., Osaka University
キーワード : AlGa_N, SiO₂, oxidation, interface

1. 概要 (Summary)

GaN は高い絶縁破壊電界など SiC 以上の優れた物性を有し、また AlGa_N/GaN ヘテロ界面に高濃度の 2 次元電子ガスを形成することから、パワーデバイス応用が期待されている。AlGa_N/GaN ヘテロ接合トランジスタ (HFET) のノーマリオフ化とゲートリーク電流低減のために金属-絶縁体-半導体 (MIS) ゲート構造が検討されているが、ワイドバンドギャップである GaN (AlGa_N) 上のゲート絶縁膜としては酸化物が唯一の候補であり、バンドギャップの広い SiO₂ が有望視されている。一方で、成膜プロセス時の AlGa_N 表面の損傷や酸化に起因する界面特性劣化が懸念される。そこで本研究では、AlGa_N 層上にプラズマ CVD 法により SiO₂ 膜を成膜した際の投入電力が SiO₂/AlGa_N 界面構造に与える影響について放射光光電子分光法により評価した。

2. 実験(目的,方法) (Experimental)

本研究では Si(111)面上に AlGa_N/GaN 層をエピタキシャル成長した基板を用いた。HCl 溶液により基板表面を洗浄した後、TEOS と酸素ガスを用いたプラズマ CVD 法により基板温度 370°C で約 3 nm の SiO₂ 膜を成膜した。このとき、プラズマ投入電力を 20W、100W、200W とした。また比較試料として、室温スパッタ成膜した試料も作製した。これらの試料を SPring-8 内の日本原子力研究開発機構専用軟 X 線ビームライン (BL23SU) に設置された表面反応分析装置を用いて、励起エネルギー 1253.6 eV、光電子脱出角 90° の条件で光電子分光分析を行った。

3. 結果と考察 (Results and Discussion)

各試料から取得した Ga 2p_{3/2} および Al 2p スペクトルから、室温スパッタ成膜の場合は、成膜前と比べてスペクトル形状に変化がなく、AlGa_N 表面で特に反応

が起きていないことがわかった。一方で、投入電力 20W でプラズマ CVD 成膜した場合、Al 2p スペクトルに変化は見られなかったが、Ga 2p_{3/2} スペクトルは成膜前と比較して高結合エネルギー側にピークが広がっており Ga-N 結合成分より高結合エネルギー側に存在する Ga-O 結合成分の増加、すなわち GaO_x 界面層の形成が示唆された。また、投入電力 100W、200W で成膜した試料では Ga、Al の両スペクトルで酸化成分の増加が見られ、プラズマ CVD 成膜時の投入電力の増加にともない、AlGa_N 表面に GaO_x や AlO_x 層が形成されることがわかった。

MOS キャパシタを作製して電気特性評価を行ったところ、投入電力 100W 及び 200W でプラズマ CVD 成膜した試料では、界面特性劣化が顕著に見られた一方、投入電力 20W の試料は良好な特性を示した。このことは SiO₂/GaN 構造の場合と同様に GaO_x 層は界面層として利用可能であることを示しているが、AlO_x 層が形成されるほど顕著に酸化が進行すると界面特性劣化が起こると考えられる。

4. その他・特記事項 (Others)

本研究は、戦略的イノベーション創造プログラム「次世代パワーエレクトロニクス」(管理法人: NEDO) によって実施されました。

共同研究者: 吉越章隆 (日本原子力研究開発機構)