

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5023642号
(P5023642)

(45) 発行日 平成24年9月12日(2012.9.12)

(24) 登録日 平成24年6月29日(2012.6.29)

(51) Int.Cl.		F I	
H05H	7/04	(2006.01)	H05H 7/04
H05H	13/04	(2006.01)	H05H 13/04 E
GO1R	19/00	(2006.01)	H05H 13/04 R
			GO1R 19/00 N
			GO1R 19/00 P

請求項の数 3 (全 9 頁)

(21) 出願番号	特願2006-273423 (P2006-273423)	(73) 特許権者	000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号
(22) 出願日	平成18年10月4日(2006.10.4)	(73) 特許権者	505374783 独立行政法人日本原子力研究開発機構 茨城県那珂郡東海村村松4番地49
(65) 公開番号	特開2008-91280 (P2008-91280A)	(74) 代理人	100098017 弁理士 吉岡 宏嗣
(43) 公開日	平成20年4月17日(2008.4.17)	(72) 発明者	小川 真一 茨城県日立市大みか町五丁目2番1号 株式会社日立製作所 情報制御システム事業部内
審査請求日	平成21年5月25日(2009.5.25)		

最終頁に続く

(54) 【発明の名称】 パルス電流の検出方法及びパルス電流電源装置

(57) 【特許請求の範囲】

【請求項1】

パルス電流の波形に従って設定周期で繰返し加速器に通電されるパルス電流を交流電流検出器により検出するパルス電流の検出方法において、

パルス電流の波形と前記交流電流検出器の出力のいずれか一方を前記パルス電流の通電期間に合わせて積分又は前記パルス電流の通電期間よりも十分に大きい時定数の一次遅れ要素を有する伝達関数で擬似積分し、該積分値に設定された比率を乗じて前記交流電流検出器の出力に加算し、該加算値にパルス電流の休止期間において保持した前記交流電流検出器の出力を加算して、前記加速器に通電されたパルス電流の検出値とすることを特徴とするパルス電流の検出方法。

【請求項2】

入力される直流電流をチョッピングして加速器にパルス電流を通電するチョッパ電源と、前記加速器に通電されるパルス電流を検出する交流電流検出器と、パルス電流の波形と前記交流電流検出器の出力の偏差に基づいて、前記チョッパ電源を設定周期で繰返し制御して前記加速器に通電するパルス電流を制御する制御手段とを備えてなるパルス電源装置において、

パルス電流の波形と前記交流電流検出器の出力のいずれか一方をパルス電流の通電期間に合わせて積分又は前記パルス電流の通電期間よりも十分に大きい時定数の一次遅れ要素を有する伝達関数で擬似積分する積分手段と、

該積分手段から出力される積分値に設定された比率を乗じて前記交流電流検出器の出力

に加算する第1の加算手段と、

パルス電流の休止期間ごとに前記交流電流検出器の出力を保持する保持手段と、前記第1の加算手段から出力される加算値に、前記保持手段に保持された前記交流電流検出器の出力を加算して、前記加速器に通電されたパルス電流の検出値とする第2の加算手段とを備えてなることを特徴とするパルス電源装置。

【請求項3】

請求項2に記載のパルス電源装置において、

前記保持手段は、パルス電流の休止期間の終期又はパルス電流の通電開始のタイミングで、前記交流電流検出器の出力をサンプリングして保持することを特徴とするパルス電源装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パルス電流の検出方法及びパルス電流の出力波形を高精度に調整することができるパルス電源装置に関する。

【背景技術】

【0002】

非特許文献1に記載されている陽子加速器のような装置では、IGBTを用いたチョッパ電源により、低リップルで高安定度のパルス電流を電磁石に通電するパルス電源装置が用いられている。このような加速器に陽子ビーム等の荷電粒子を入射するために、各種のバンプ電磁石が用いられる。このような電磁石を励磁するパルス電源装置には、荷電粒子の軌道を制御するために、例えば1ミリ秒程度のパルス電流を1%以下の誤差でトラッキング制御することが要求されることから、パルス電流波形を高精度に制御することが求められる。

20

パルス電流波形を高精度に検出するために、パルス電源装置の出力電流を高速応答性を持つ電流検出器により検出する必要がある。この電流検出器として、直流成分を検出できる高精度の直流電流検出器が知られているが、直流電流検出器はパルス電流に対する応答性が良くないことから、パルス電流の波形をより正確に検出できる交流電流検出器が採用される。

【0003】

【非特許文献1】古関他、「電磁石励磁電源の高速制御性能の検討」平成16年電気学会産業応用部門大会1-38

30

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、交流電流検出器でパルス電流を検出すると、パルス電流に含まれる直流成分によって生ずる交流電流検出器のドループ(垂れ下がり)特性により、検出されるパルス電流波形と実電流とに誤差を生じるといった問題があった。つまり、交流電流検出器は、パルス電源装置の出力線に磁気結合される電流検出コイルに並列に抵抗を接続して構成され、抵抗の両端の電圧を検出出力とするものであるが、電流検出コイルの励磁インダクタンスと抵抗値によって決定される時定数によって、直流成分によってパルス電流の検出波形が垂れ下がる特性を避けることができない。

40

【0005】

本発明は、交流電流検出器の特性によるパルス電流の検出誤差を補正して、高精度にパルス電流を検出することを課題とする。

【課題を解決するための手段】

【0006】

上記課題を解決するため、本発明は、パルス電流の波形と前記交流電流検出器の出力のいずれか一方を前記パルス電流の通電期間に合わせて積分又は前記パルス電流の通電期間よりも十分に大きい時定数の一次遅れ要素を有する伝達関数で擬似積分し、該積分値に設

50

定された比率を乗じて前記交流電流検出器の出力に加算し、該加算値にパルス電流の休止期間において保持した前記交流電流検出器の出力を加算して、前記加速器に通電されたパルス電流の検出値とすることを特徴とする。

【0007】

すなわち、パルス電流の指令波形の積分値又は交流電流検出器の出力の積分値は、後述する式(2)に示すように、交流電流検出器のドローブ特性により生ずる誤差に一定の比率で相関する。したがって、その積分値を交流電流検出器の出力に加算することにより、ドローブ特性により生ずる誤差を補償することができる。

【0008】

また、交流電流検出器に直流分を含むパルス電流を通電した場合、交流電流検出器は直流分を検出できないので、交流電流検出器の出力電流 I_{out} の波形は直流分に応じてオフセットされる。このオフセット分は、パルス電流の休止期間に電流検出コイルと抵抗値で決まる時定数 τ で減衰する直流分である。そこで、パルス電流の休止期間に出力電流 I_{out} をサンプリングして保持することにより、オフセット分を検出できる。そこで、交流電流検出器の出力に上述した積分値(ドローブ誤差)を加算するとともに、その加算値からオフセット分を除去することにより、ドローブ誤差とオフセット分を補償してパルス電流を高精度で検出することができる。なお、オフセット分を検出するサンプリングタイミングは、パルス電流の休止期間の最後、つまり、次のパルス電流の通電期間の直前が望ましい。

【0009】

また、本発明のパルス電源装置は、入力される直流をチョッピングして負荷にパルス電流を通電するチョッパ電源と、前記負荷に通電されるパルス電流を検出する交流電流検出器と、パルス電流の指令波形と前記交流電流検出器の出力の偏差に基づいて、前記チョッパ電源を設定周期で繰返し制御して前記負荷に通電するパルス電流を制御する制御手段とを備え、パルス電流の指令波形と前記交流電流検出器の出力のいずれか一方をパルス電流の通電期間に合わせて積分又は擬似積分する積分手段と、該積分手段から出力される積分値を前記交流電流検出器の出力に設定された比率で加算する第1の加算手段と、パルス電流の休止期間ごとに前記交流電流検出器の出力を保持する保持手段と、前記第1の加算手段から出力される加算値に、前記保持手段に保持された前記交流電流検出器の出力を加算して、前記負荷に通電されたパルス電流の検出値とする第2の加算手段とを備えて構成することができる。

【0010】

これにより、交流電流検出器のドローブ特性を補正した正確なパルス電流波形の計測が可能となり、電磁石などの負荷に高精度なパルス電流波形を通電するパルス電源装置を実現できる。

【発明の効果】

【0011】

本発明によれば、交流電流検出器の特性によるパルス電流の検出誤差を補正して、高精度にパルス電流を検出することができる。

【発明を実施するための最良の形態】

【0012】

以下、本発明のパルス電流検出方法を実施例に基づいて説明する。

【実施例1】

【0013】

図1に、本発明の一実施例のパルス電流検出方法を適用してなるパルス電源装置の全体構成図を示す。本実施例は、加速器の電磁石にパルス電流を通電する電源である。

図に示すように、整流器1により交流を直流に変換し、チョッパ2により直流電圧を所定の電圧に高速で変換し、負荷の電磁石3にパルス電流を供給するようになっている。チョッパ2の出力電圧は電圧検出器4により検出され、チョッパ2の出力電流は交流電流検出器5により検出され、制御装置6にフィードバック信号として送られるようになっ

10

20

30

40

50

る。なお、整流器 1 及びチョッパ 2 は、IGBT などの自己消弧型のスイッチング素子を用いて形成されており、これらはいずれも非特許文献 1 に記載されている周知の構成であることから、詳細な説明を省略する。

【0014】

通電パターン作成部 7 は、マイクロプロセッサ又はディスクリートの回路により形成され、電磁石 3 に流すべきパルス電流の波形である電流パターン発生部 7 1 と、電圧パターン発生部 7 2 とを有して構成され、上位の制御装置から与えられる指令に応じて、所定の周期で電流パターンと電圧パターンを繰返し制御装置 6 に出力するようになっている。ここで、電流パターン発生部 7 1 には、パルス電流について複数種類の電流パターンが設定されており、電磁石 3 の運転モードに合わせて上位の制御装置から与えられる指令に応じたパルス電流の電流パターンを、設定された周期で発生するようになっている。また、電圧パターン発生部 7 2 は、電源を高速応答させるためフィードフォワード信号として、電流パターン及び電磁石 3 の定数から演算して、設定された周期で電圧パターンを発生するようになっている。

10

【0015】

制御装置 6 は、マイクロプロセッサ又はディスクリートの回路を用いて、比較器 6 1 と、電流制御器 (ACR) 6 2 と、比較器 6 3 と、電圧制御器 (m-AVR) 6 4 と、PWM パルス発生器 6 5 とを備えて構成されている。比較器 6 1 は、電流パターン発生部 7 1 から出力される電流パターンと、交流電流検出器 5 の出力を比較して電流偏差を求めて電流制御器 (ACR) 6 2 に出力する。電流制御器 (ACR) 6 2 は、入力される電流偏差を低減する指令電圧を演算して比較器 6 3 に出力する。比較器 6 3 は、電流制御器 6 2 から出力される指令電圧を加算し、さらに電圧検出器 4 により検出されたチョッパ 2 の出力電圧を減算して電圧偏差を求めて、電圧制御器 (m-AVR) 6 4 に出力する。電圧制御器 (m-AVR) 6 4 は、入力される電圧偏差を低減する指令電圧を演算して PWM パルス発生器 6 5 に出力する。PWM パルス発生器 6 5 は、指令電圧に基づいてチョッパ 2 の各スイッチング素子を制御する PWM パルス信号を生成してチョッパ 2 に出力する。これにより、チョッパ 2 から電流パターン指令に応じた所定の出力電圧が電磁石 3 に印加され、所望のパルス電流が通電される。

20

次に、本発明の特徴部である検出電流補正部 8 の構成について説明する。検出電流補正部 8 は、マイクロプロセッサ又はディスクリートの回路を用いて構成され、サンプルホールド回路 8 1、減算器 8 2、積分器 8 3、加算器 8 4 を備えて構成されている。サンプルホールド回路 8 1 には、交流電流検出器 5 により検出されたパルス電流の検出値が入力されている。サンプルホールド回路 8 1 は、電流パターン発生部 7 1 から出力される電流パターンを取込み、パルス電流の通電期間の開始タイミングを検出し、その開始タイミングに合わせて、既に保持されているパルス電流の検出値をリセットするとともに、新たなパルス電流の検出値をサンプルして保持するようになっている。後述するが、サンプルホールド回路 8 1 に保持される保持値は、パルス電流の検出値に含まれるオフセット分である。

30

【0016】

減算器 8 2 は、交流電流検出器 5 のパルス電流の検出値からサンプルホールド回路 8 1 に保持された保持値を減算してオフセット分を補償するようになっている。なお、オフセット分である保持値は、負極性の値であることから、減算器 8 2 でパルス電流の検出値から減算することにより実際は加算され、オフセット分が補償されることになる。

40

【0017】

積分器 8 3 は、電流パターン発生部 7 1 から出力される電流パターンを取込んで積分することにより、後述の式 (2) に示すように、交流電流検出器 5 のドループ特性に起因する誤差を演算により求めるようになっている。このようにして求めた誤差を加算器 8 4 においてオフセット分が補償された検出値に加算することにより、交流電流検出器 5 により検出されるべき真のパルス電流波形を得る。

【0018】

50

次に、実施例 1 により、交流電流検出器 5 のドループ特性によるパルス電流の検出誤差を補正して、高精度にパルス電流を検出する動作について説明する。

【 0 0 1 9 】

まず、交流電流検出器でパルス電流を検出すると、交流電流検出器のドループ（垂れ下がり）特性により、パルス電流波形と実電流とに誤差を生じるという問題について説明する。電磁石 3 に流す電流がパルス状の波形で、パルス幅が数ミリ秒の場合、この波形を高精度に制御するためには、高速応答性を有する交流電流検出器 5 が必要である。交流電流検出器 5 として、例えば、ピアソン社（米国）製の広帯域・精密な大電流検出器が広く採用されている。例えば、同社のモデル 1 4 2 3 の場合、使用可能な立上り時間は 0 . 3 マイクロ秒であり、十分な高速応答性を有している。しかし、本質的には交流電流検出器であるから、測定電流が直流分を含むパルス電流の場合、検出器出力にはドループが生じ、ドループによる垂れ下がり値は 0 . 7 % / ミリ秒であることがカタログに記載されている。これに対して、例えば、加速器のバンブ電磁石に通電する電流の精度は 1 % 程度に制御しようとしているので、このドループ特性は無視できない値となる。

ここで、交流電流検出器 5 のドループ特性について簡単に説明する。交流電流検出器 5 は、図 2 に示すように、電磁石 3 に流れるパルス電流の通電路に電磁的に結合された電流検出コイル 5 1 と、電流検出コイル 5 1 に並列に接続された抵抗 5 2 を有して形成されている。このように形成されることから、パルス電流に応じて電流検出コイル 5 1 と抵抗 5 2 のループに流れる電流を、抵抗 5 2 の端子電圧として検出するようになっている。

【 0 0 2 0 】

一方、電流パターン発生部 7 1 により発生する電流パターンの一例を図 3 に示す。図示のように、パルス電流のパターンは、例えばゼロから一定率で増加させる開始帯（attack time）と、一定電流を保持する時間帯（flat top）と、一定電流からゼロまで下げる低下帯（decay time）を有している。電流パターンは、例えば、全体で 1 ミリ秒の長さである。ビームの注入は、一定電流を保持する時間帯から低下帯に切り替えるタイミングで行うが、一定電流を保持する時間帯中に行う電流パターンの場合もある。また、パルス電流の通電は、設定周期（例えば、2 5 H z）で同じパターンで行う。また、数秒周期でビーム条件を変更するときには、図 3 とは異なる電流パターンに変更する。

【 0 0 2 1 】

図 3 のような電流パターンのパルス電流が、交流電流検出器 5 に繰返し流れると、図 2 の抵抗 5 2 の端子電圧は、図 3 の点線で示すようになる。すなわち、交流電流検出器 5 は直流分を検出できないので、抵抗 5 2 の端子電圧の波形はオフセットされるとともに、交流電流検出器 5 のドループ特性によって低下帯の波形が垂れ下がったものとなる。

【 0 0 2 2 】

ここで、簡単のため交流電流検出器 5 の変流比を 1 として入力電流と出力電流のレベルを一致させると、交流電流検出器 5 の入力電流 I_{in} と出力電流 I_{out} の関係は、次式（1）で与えられる。ここで、 τ は、電流検出コイル 5 1 の励磁インダクタンスと、抵抗 5 2 の抵抗値によって決定される時定数であり、 s は微分演算子である。

【 0 0 2 3 】

$$I_{out} = (\tau s / (1 + \tau s)) \cdot I_{in} \quad (1)$$

また、交流電流検出器 5 のドループ特性により生ずる誤差は、入力電流 I_{in} と出力電流 I_{out} との差分 I であり、式（1）から、次式（2）で求めることができる。

【 0 0 2 4 】

$$\begin{aligned} I &= I_{in} - I_{out} \\ &= (1 - \tau s / (1 + \tau s)) \cdot I_{in} \\ &= (1 / (1 + \tau s)) \cdot I_{in} \end{aligned} \quad (2)$$

なお、時定数 τ は例えば百ミリ秒以上の値であり、パルス電流の 1 ミリ秒前後の時間領域では、式（2）は積分とみなすことができる。したがって、交流電流検出器 5 の出力の誤差は、入力電流 I_{in} を積分した積分値に一定率を乗じたものに相当する。また、入力電流 I_{in} は電流パターンを積分した値に相関する。したがって、電流パターンを積分して

設定比率を乗ずることにより、 I を求めることができる。

【0025】

また、出力波形のオフセット分は、電流検出コイル51に蓄積された励磁電流によって、パルス電流の休止期間に時定数 τ_0 で減衰する直流分として現れる。したがって、パルス電流の休止期間に交流電流検出器の出力電流 I_{out} をサンプリングして保持することにより、オフセット分を検出できる。サンプリングするタイミングは、パルス電流の休止期間の最後、つまり、次のパルス電流の通電期間の直前が望ましい。

【0026】

すなわち、検出電流補正部8のサンプルホールド回路81は、パルス電流の通電開始のタイミング信号を検出したとき、交流電流検出器5の出力をサンプルホールド（保持）する。そして、減算器82により、交流電流検出器5から出力される検出波形からサンプルホールド回路81に保持された交流電流検出器5の出力の保持値（負極性）を減算して、通電開始時のパルス電流の検出波形の零レベルをオフセット調整する。

一方、積分器83は、電流パターン発生部71から出力される電流パターンの立ち上がりを検出して通電開始のタイミングを検知し、式(2)の演算を行って交流電流検出器5のドロープ特性による誤差 I を演算する。このとき、積分器83内の積分値は通電開始のタイミングにリセットしておく。次いで、減算器82のオフセット分が除去された検出波形と、積分器83により演算された誤差 I を加算器84で加算することにより、電磁石3に通電されたパルス電流を正確に検出することができる。

なお、ピアソン社（米国）製のモデル1423では、式(2)で表される交流電流検出器5の時定数 τ_0 は百ミリ秒以上の値である。したがって、1ミリ秒前後のパルス電流の時間領域では、式(2)は積分と見なすことができ、同式の演算器として積分器83を使用してもよいことがわかる。また、積分器83の積分ゲインは、パルス電流の通電終了時における加算器84の出力が零となるよう調整することにより、交流電流検出器5の特性を模擬できる。したがって、交流電流検出器5の特性を予め測定等することは不要である。

また、本発明は、積分器83の代わりに、式(2)の時定数 τ_0 を用いた擬似積分器を使用してもよいことは明らかである。

【0027】

以上説明したように、本実施例によれば、交流電流検出器5のドロープ特性及びオフセットによる誤差を補正して、正確なパルス電流を検出できる。その結果、検出した正確なパルス電流の検出値に基づいて、例えば、電流パターン発生部71の電流パターンを微調整することにより、電磁石3に高精度のパルス電流を通電することができる。

なお、実施例1では、減算器82でオフセット分を補償した後に、積分器83で求めたドロープ特性の誤差を加算器84で補償するようにしたが、これに代えて、ドロープ特性の誤差を交流電流検出器5の出力波形に加えた後、サンプルホールド回路81で求めたオフセット分を補償するようにしても効果は同一である。

【実施例2】

【0028】

図4に、本発明のパルス電流検出方法を適用してなるパルス電源装置の他の実施例の全体構成図を示す。本実施例が、実施例1と異なる点は、交流電流検出器5の出力を比較器61に帰還信号として与えていたが、本実施例2では比較器61の帰還信号として、加算器84の出力を用いたことにある。その他の構成は、図1の実施例1と同一であることから、説明を省略する。

【0029】

したがって、本実施例2によれば、加算器84から出力される正確な検出波形を帰還信号として電流を制御していることから、本実施例によれば、より正確な電流制御を実現できる。

【実施例3】

【0030】

図5に、本発明の他の実施例のパルス電流検出方法を適用してなるパルス電源装置の要

10

20

30

40

50

部構成図を示す。本実施例が、実施例 1、2 と相違する点は、積分器 8 3 の入力を、電流パターン発生部 7 1 から出力される電流パターンに代えて、減算器 8 2 から出力されるオフセット補償された交流電流検出器 5 の検出波形を用いたことにある。

【0031】

すなわち、式(2)の I は、入力電流 I_{in} と出力電流 I_{out} に比べて小さいから、式(2)の I_{in} に代えて I_{out} を用いても、 I の誤差は小さい。そこで、本実施例では、電流パターンを積分することに代えて、オフセット補償された交流電流検出器 5 の出力を積分した値を用いて、ドループ特性の誤差を求めるようにしたのである。

【0032】

本実施例によれば、電流パターンが不明な場合でも、交流電流検出器 5 の出力の補正が可能である。 10

なお、電流パターンによる通電開始のタイミングが得られない場合は、交流電流検出器 5 から出力される検出波形(パルス)の立ち上がりを検知して、積分開始のトリガ信号とする。

【0033】

また、本実施例によれば、交流電流検出器 5 の計測データを基に、オフラインで検出電流波形の計測値を補正することも可能となる。

【図面の簡単な説明】

【0034】

【図 1】本発明の一実施例のパルス電流検出方法を適用してなるパルス電源装置の全体構成図である。 20

【図 2】交流電流検出器の一実施例の等価回路図である。

【図 3】パルス電流の電流パターンの一例を示す図である。

【図 4】本発明のパルス電流検出方法を適用してなる他の実施例のパルス電源装置の全体構成図である。

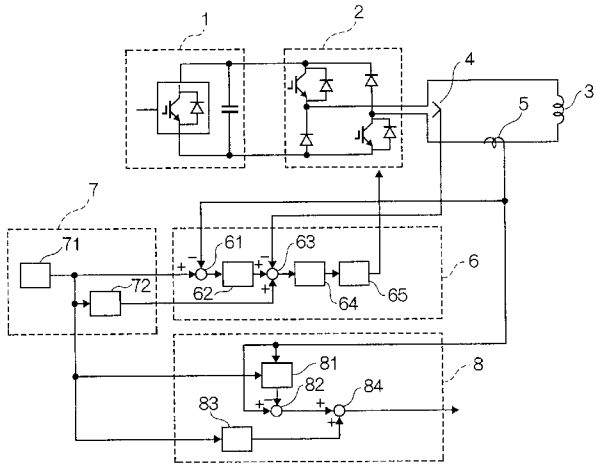
【図 5】本発明の他の実施例のパルス電流検出方法を適用してなる検出電流補正部の構成図である。

【符号の説明】

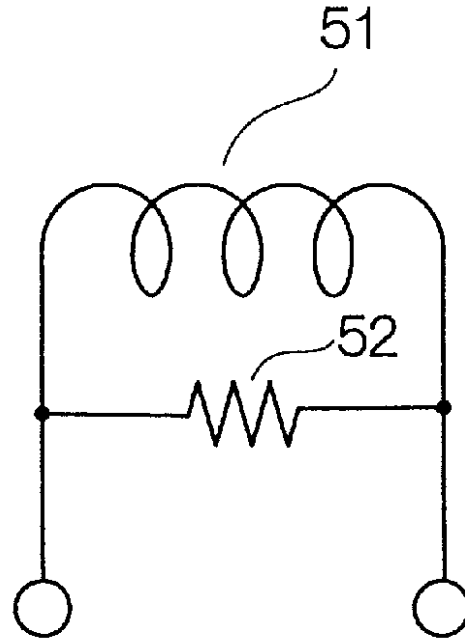
【0035】

- | | | |
|-----|------------------|----|
| 1 | 整流器 | 30 |
| 2 | チョツパ | |
| 3 | 電磁石 | |
| 4 | 電圧検出器 | |
| 5 | 交流電流検出器 | |
| 6 | 制御装置 | |
| 7 | 通電パターン作成部 | |
| 8 | 検出電流補正部 | |
| 6 1 | 比較器 | |
| 6 2 | 電流制御器(A C R) | |
| 6 3 | 比較器 | 40 |
| 6 4 | 電圧制御器(m - A V R) | |
| 6 5 | P W M パルス発生器 | |
| 7 1 | 電流パターン発生部 | |
| 7 2 | 電圧パターン発生部 | |
| 8 1 | サンプルホールド回路 | |
| 8 2 | 減算器 | |
| 8 3 | 積分器(又は、擬似積分器) | |
| 8 4 | 加算器 | |

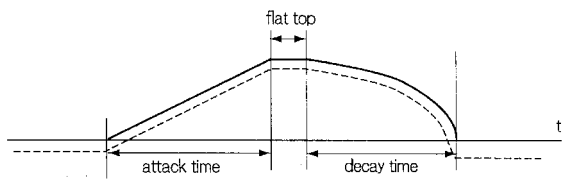
【 図 1 】



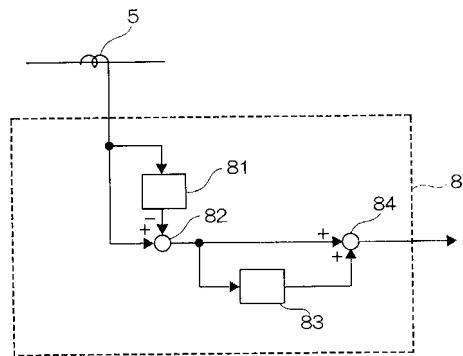
【 図 2 】



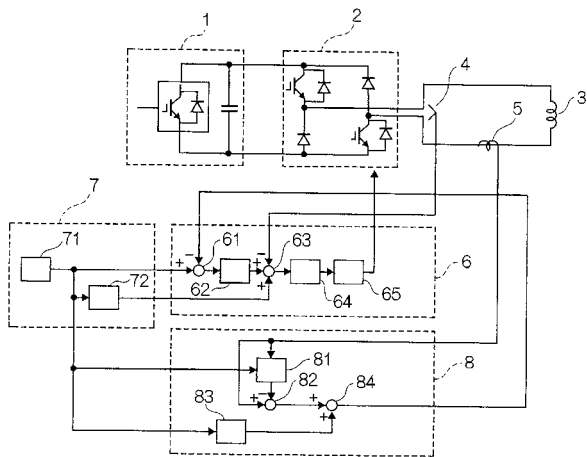
【 図 3 】



【 図 5 】



【 図 4 】



フロントページの続き

(72)発明者 高柳 智弘

茨城県那珂郡東海村白方白根2番地4

構 東海研究開発センター 原子力科学研究所内

独立行政法人日本原子力研究開発機

審査官 林 靖

(56)参考文献 特表2001-527217(JP,A)

特開2001-165965(JP,A)

特開平11-103581(JP,A)

特開平04-034899(JP,A)

特開平09-023681(JP,A)

特開2004-198236(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05H 3/00-15/00

G01R 19/00