

課題番号 : 2022B-E14
利用課題名 (日本語) : 高性能 MOS 型パワーデバイス実現に向けたヘテロ界面評価とその制御技術の開発
Program Title (English) : Characterization and control of insulator/semiconductor and metal/semiconductor interfaces for power MOS devices
利用者名 (日本語) : 渡部平司, 小林拓真, 野崎幹人, 溝端秀聡
Username (English) : H. Watanabe, T. Kobayashi, M. Nozaki, H. Mizobata
所属名 (日本語) : 大阪大学大学院工学研究科

キーワード: GaN、スパッタ成膜、XPS

1. 概要 (Summary)

縦型 GaN MOSFET の高性能化には SiO₂/GaN MOS 界面の高品質化が不可欠である。我々は SiO₂/GaN 界面の GaO_x 層は後熱処理に対して不安定であり、MOS デバイスの閾値変動の原因となることを指摘した。そこで本研究では、スパッタ SiO₂ 成膜に立脚し、不安定な界面 GaO_x 層の形成を抑制した。さらに、GaO_x 層が成長しない低温条件で酸素熱処理および水素熱処理を実施することで、界面特性・絶縁性の優れた GaN MOS 構造の実現を目指した。

2. 実験 (目的,方法) (Experimental)

実験には n 型 GaN(0001)面エピ層 ([Si]: $2 \times 10^{16} \text{ cm}^{-3}$) を用いた。まず、スパッタ成膜により約 20 nm の SiO₂ 膜を堆積した。この際、ターゲットには SiO₂ を用い、室温・Ar 雰囲気下で成膜を行った。絶縁膜形成後、200 - 800°C 30 分の酸素熱処理を行った。最後に Ni ゲート電極 (直径 100 μm) および Al 裏面電極を真空蒸着し、3% H₂/N₂ 雰囲気中 400°C 30 分の熱処理を行うことで MOS キャパシタを作製した。同時に界面 GaO_x 層の観察を目的とし、薄膜 SiO₂/GaN 試料 (SiO₂ 厚: 約 2 nm) を用意し、放射光 XPS 分析を行った。分析には、SPring-8 BL23SU の表面化学実験ステーション (SUREAC 2000) を用い、光電子脱出角度は 90°、X 線エネルギー 1253.6 eV の条件で測定を実施した。

3. 結果と考察 (Results and Discussion)

我々はスパッタ成膜により SiO₂ 膜を形成することで、プラズマ CVD 法に比べ、不安定な界面 GaO_x 層を抑制できることを既に見出している。しかし酸素雰囲気での後熱処理過程で GaO_x 層が成長しては本末転倒である。そこでまず、酸素熱処理に伴う GaO_x 層成長を放射光 XPS 測定により観察した。規格化 Ga 2p_{3/2} スペクトルの Ga-O 結合成分の強度に着目すると、600°C 以下の酸素熱処理では界面 GaO_x 層成長が抑制できることが分かった。実際にその後の希釈水素熱処理に対する容量-電圧 (C-V) 特性の変動を観察しても、600°C 以下で酸素熱処理を行った試料では、負方向への電圧シフトが抑制できた。負方向シフトは GaO_x 界面層の還元によって生じるため、本結果は放射光 XPS による物理分析結果と整合する。GaO_x 層の成長しない 600°C での酸素熱処理、及び 400°C での希釈水素熱処理を組み合わせることで、電圧シフト・周波数分散・ヒステリシス全て小さい良好な界面特性の GaN MOS デバイスの実現に成功した。また、酸化膜の絶縁破壊電界強度も約 8 MVcm⁻¹ と良好であることを確認している。

4. その他・特記事項 (Others)

本研究の一部は、文部科学省革新的パワーエレクトロニクス創出基盤技術研究開発事業 (JPJ009777) および JSPS 科研費 (19H00767) の助成を受けた。