

課題番号 :2021B-E17
利用課題名 (日本語) :高性能 MOS 型パワーデバイス実現に向けたヘテロ界面評価とその制御技術の開発
Program Title (English) :Characterization and control of insulator/semiconductor and metal/semiconductor interfaces for power MOS devices
利用者名(日本語) :渡部平司, 小林拓真, 野崎幹人, 溝端秀聡
Username (English) :H. Watanabe, T. Kobayashi, M. Nozaki, H. Mizobata
所属名(日本語) :大阪大学大学院工学研究科
Affiliation (English) :Graduate School of Engineering, Osaka University

キーワード : SiC、NO 窒化、XPS

1. 概要 (Summary)

SiC は広いバンドギャップ、高い絶縁破壊電界強度等の優れた物性を有し、電力変換用のパワーデバイスに最適な半導体材料である。しかし SiC パワーMOSFET のチャネル移動度はバルク移動度の数%程度と著しく低いことが課題である。(11-20)面(a面)等の非基底面にNO窒化を行うことで高い移動度($\sim 100 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$)が得られるが、窒化が MOS デバイスの信頼性に与える影響は明らかでない。そこで本研究では、窒化(11-20)面 MOS デバイスの信頼性を系統的に評価し、放射光 XPS の分析結果に基づいて結果を考察した。

2. 実験(目的,方法) (Experimental)

実験には a 面 SiC n 型エピ層 (ドナー密度: $1.5 \times 10^{15} \text{ cm}^{-3}$) を用いた。1200°C の酸化および Ar 熱処理により約 55 nm の酸化膜を形成後、1250°C 10, 30, 60, 120 分の NO 窒化を施した試料 (a10, a30, a60, a120) を用意した。また、標準試料として、最適な 1250°C 60 分の窒化を施した (0001) 面 (Si 面) 試料 (Si60) も用意した。これらの試料に対し、表面 Al 電極を形成し、MOS キャパシタを作製した。また、放射光 XPS 分析用に 1% HF 溶液で SiO₂ 膜を薄層化 (約 3 nm) した試料、および 10% HF 溶液で完全に除去した試料を用意した。分析には SPring-8 BL23SU の表面化学実験ステーション (SUREAC 2000) を使い、光電子脱出角度は 90°、X 線エネルギー 686.4 eV の条件で測定を行った。

3. 結果と考察 (Results and Discussion)

まず、MOS キャパシタの C-V 特性の評価を行った。その結果、10 分窒化試料 (a10) では電荷注入によるヒステリシスや負の実効固定電荷によるフラットバ

ンド電圧のシフトが観測されたものの、30 分以上の窒化で改善する傾向が確認できた。

続いて I-V 測定を行った結果、10 分窒化試料 (a10) では Si 面標準試料 (Si60) と同等の酸化膜電界 (約 5.5 MVcm^{-1}) で Fowler-Nordheim 電流 (F-N 電流) の立ち上がり観測されたのに対し、30 分以上の窒化を行った試料では F-N 開始電界が 1 MVcm^{-1} 程度低下した。したがって、a 面 MOS デバイスにおいては、窒化が絶縁性を劣化させると言える。

次に絶縁性劣化の起源を調べるために放射光 XPS 分析による SiO₂/SiC 構造のバンドアライメント評価を行った。SiO₂、SiC のバンドギャップをそれぞれ 8.7, 3.26 eV として解析した結果、SiO₂/SiC 界面の伝導帯オフセットは a10, a30, a60, a120 でそれぞれ 2.86, 2.63, 2.68, 2.59 eV と算出された。したがって 30 分以上の窒化ではオフセットが約 0.2 eV 低下し、これが既述の F-N 開始電界の低下を招くことが明らかとなった。

また、MOS デバイスに対して電子・正孔注入試験を行った結果、a 面 MOS デバイスでは特に高ストレス下 (酸化膜電界: $\pm 7-8 \text{ MVcm}^{-1}$) で Si 面よりも大きな閾値電圧変動が起こることが分かった。よって、窒化は界面特性こそ改善するものの、信頼性の劣化を招くといえる。

4. その他・特記事項 (Others)

本研究の一部は、文部科学省革新的パワーエレクトロニクス創出基盤技術研究開発事業 (JPJ009777) および JSPS 科研費 (21K18170, 21K20429) の助成を受けた。また、共同研究体「つくばパワーエレクトロニクスコンステレーション (TPEC)」の支援を受けて実施された。

共同研究者: 吉越章隆