課題番号　2013B—C01

“宇宙用太陽電池・半導体素子の耐放射線性の研究(V)
ー薄膜型太陽電池・次世代小型、高機能宇宙用半導体デバイスに対する耐放射線性ー”

A study of the radiation tolerance of solar cells and semiconductor devices for the space(V)

丸　明史[1)]　海老原　司[1)]　新藤　浩之[1)]　久保山　智司[1)]　阿部　浩之[2)]

Akifumi MARU　Tsukasa EBIHARA　Hiroyuki SHINDOU　Satoshi KUBOYAMA　Hiroshi ABE

[1)]宇宙航空研究開発機構　[2)]原子力機構

（概要）
宇宙航空研究開発機構は宇宙機に用いる部品の入手自在性を確保するため、戦略的部品の国産化を目指し、重要宇宙用部品の自主開発を進めている。次世代の重要宇宙用部品の製造プロセスとして、現在の0.15μmから更に微細化を進め、高速処理・低消費電力化を狙った90nm以下の製造プロセスでの耐放射線強化技術確立を目指し、研究を進めている。本年度は次世代宇宙用部品製造プロセスの一つとして可能性のある、65nm製造プロセスにおける耐放射線強化技術を獲得するために非常に強固な回路として知られているDICE(Dual Interlocked storage CEll)回路を発展させた強化回路を考案し、テスト回路を試作、その特性を評価した。

キーワード：　宇宙用部品、DICE、65nm

１．目的

近年の宇宙機では、画像処理、高精度位置決定等の目的で、大容量のデータを高速に処理する電子機器が必要とされており、使用される半導体素子に対しても、一般民生用部品で適用されている最先端技術に匹敵する微細化が必要とされている。そのような微細プロセスにおいては単発粒子入射による複数トランジスタでの電荷収集（チャージシェアリング）の影響などにより、放射線による影響が非常に顕著になり、これまで有効とされてきた耐放射線回路が必ずしも有効で無くなることはこれまで数多くの研究結果から明らかになっている[1]。将来、宇宙用部品を微細化するに当たって、微細プロセス特有の回路対策が必須となる。そこで今回は微細プロセスにおける耐放射線強化技術を獲得するため、65nm製造プロセスを用いた耐放射線メモリ回路を試作、試作サンプルに対してカクテルイオンビームを照射し、このデバイスの耐放射線性を評価した。

２．方法

図2に示すのが、今回試作したHyper DICE回路の回路コンセプトである。図1のDICE回路は1つのデータを2つのメモリノードで記憶しているのに対し、図2のHyper DICE回路では全ての記憶ノードをDICE回路の倍にすることで冗長化し、放射線耐性を高め、更にチャージシェアリングや粒子の角度入射による複数トランジスタの反転にも耐えうる回路としたものである。本設計に基づくメモリ回路を3mm X 4mmのチップに8kB分設計し、試作サンプルを製造した。試験は入力データをAll“0”又はAll”1”としたスタティック試験を実施し、粒子の角度入射に対する耐性を確認するため、チップ面を傾け、回転させる試験も実施した。

３．結果及び考察

カクテルイオンの照射の結果、チップ正面からの照射ではLET=68.8MeV/(mg/cm^2)のXe粒子までで、ビット反転は発生せず、高い耐放射線性を有することが確認された。チップ面を傾け、回転させた角度照射試験では、回路の電源-Gndラインに沿った角度を中心に放射線感度がある角度が残存していることが分かった。電源ラインに沿って、データ保持のキーとなるトランジスタが並んでしまっている可能性があり、今後も継続してレイアウト調整を検討し、評価していく予定である。

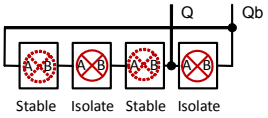

図1 DICE回路

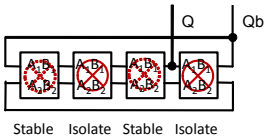

図2　Hyper DICE回路

４．引用(参照)文献等

[1] A. Maru et al., IEEE Trans. Nucl. Sci. 57 (6)(2010) 3602-08